

10010911-5 09/910,73/

none

none

none

© EPODOC / EPO

PN - JP60114746 A 19850621
PD - 1985-06-21
PR - JP19830222889 19831125
OPD - 1983-11-25
TI - SPARK DISCHARGE CIRCUIT FOR EMISSION
SPECTROCHEMICAL ANALYSIS
IN - HATSUTORI HIDEO
PA - SHIMADZU CORP
EC - H01T15/00
IC - G01N21/67

© WPI / DERWENT

TI - Emission spectro analysis spark discharge circuit - divides
operation of charging of main capacitor into several ones to
minimise magnetising current of transistor NoAbstract Dwg2/3
PR - JP19830222889 19831125
PN - JP60114746 A 19850621 DW198531 003pp
PA - (SHMA) SHIMADZU SEISAKUSHO KK
IC - G01N21/67 ;H01T15/00
OPD - 1983-11-25
AN - 1985-186804 [31]

© PAJ / JPO

PN - JP60114746 A 19850621
PD - 1985-06-21
AP - JP19830222889 19831125
IN - HATSUTORI HIDEO
PA - SHIMAZU SEISAKUSHO KK
TI - SPARK DISCHARGE CIRCUIT FOR EMISSION
SPECTROCHEMICAL ANALYSIS
AB - PURPOSE:To enable the generation of a spark discharge
accurately at each time by charging a main capacitor with an
induced current on the secondary side of a transformer while a
trigger voltage is raised until the spark discharge starts to broaden
the selection range of a discharge energy when exciting current is
cut off.
- CONSTITUTION:A voltage of a DC power source DC is applied to a
transformer T1 for a proper time length and current increasing with
time flows through the primary side winding to accumulate a

magnetic energy. Then, by cutting off between the transformer T_1 and the DC power source DC, the magnetic energy is shifted to the main capacitor C_1 for accumulating spark discharge energy with an induced current in the secondary winding. This operation is repeated desired times to increase the charged energy of the main capacitor C_1 gradually while a trigger voltage is generated with a circuit whose output voltage rises with time whereby the trigger voltage is raised until the spark discharge starts in a discharge gap G_2 .

- G01N21/67 ;H01T15/00

⑫ 公開特許公報 (A) 昭60-114746

⑬ Int. Cl. 4

G 01 N 21/67
H 01 T 15/00

識別記号

府内整理番号

B-7458-2G
7337-5G

⑭ 公開 昭和60年(1985)6月21日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 発光分光分析用火花放電回路

⑯ 特 願 昭58-222889

⑰ 出 願 昭58(1983)11月25日

⑮ 発明者 服部 秀雄 京都市中京区西ノ京桑原町1番地 株式会社島津製作所三
條工場内

⑯ 出願人 株式会社島津製作所 京都市中京区河原町通二条下ル一ノ船入町378番地

⑰ 代理人 弁理士 縣 浩介

明細書

1. 発明の名称

発光分光分析用火花放電回路

2. 特許請求の範囲

スイッチを介して直流電源より励磁電流を供給されるトランスと、上記トランスの二次側とダイオードと火花放電エネルギーを蓄える主コンデンサとの直列回路で、励磁電流が増加している間の上記トランスの二次側に誘起されている電圧に対して上記ダイオードが逆方向である二次回路と、この二次回路の上記主コンデンサの両端間に接続された主放電ギヤップと、出力電圧が経時に上昇していく電圧発生回路よりなる放電トリガ回路と、上記スイッチを所定回数繰返しオンオフさせる制御回路によりなり、上記励磁電流遮断時に上記トランスの二次側に誘起される電流で上記主コンデンサを段階的に充電すると共に、火花放電が開始されるまでトリガ電圧を高めて行くようになった発光分光分析用火花放電回路。

3. 発明の詳細な説明

1. 産業上の利用分野

本発明は発光分光分析装置における光源装置としての火花放電回路に関する。

2. 従来技術

従来の発光分光分析における火花放電回路は第1図に示すよう構成であつた。ACは交流電源、Dは整流器、C1は平滑用コンデンサ、R1は抵抗で、これらの各部によつて直流電源DCを構成している。C2は火花放電のエネルギーを蓄える主コンデンサ、Gは光源用の火花放電ギヤップ、Sはスイッチング素子である。スイッチング素子Sは制御回路Pからの信号によつて導通し、主コンデンサC2が上述した直流電源DCによつて充電される。Tはトリガパルス発生器で、上記スイッチング素子導通開始時点から測つた所定のタイミングで放電ギヤップGに瞬間に高電圧を印加して放電ギヤップGの絶縁を破壊する。そうすると放電ギヤップGに火花放電が起り、主コンデンサC2の充電電荷が放電ギヤップGを通して放電される。この構成では主コンデンサC2の最高充電電圧は直

流電源DCの出力電圧で定まり、スイッチング素子Sはこの直流水源の出力電圧に耐え得る必要があり、スイッチング素子の耐圧の関係で、主コンデンサの最高充電電圧は余り高くできなかつた。火花放電のエネルギーはコンデンサCの充電エネルギーであり、これはコンデンサの充電電圧の2乗に比例するが、主コンデンサの最高電圧が直流水源DCの出力電圧までに規制されるので、火花放電エネルギーの選択範囲も余り広くできず、分析対象に最適の分析条件を選ぶことが困難であつた。また従来は一定電圧の一回のトリガーパルスによつて火花放電を開始させていたので、放電ギャップの状態の変化によつて放電ギャップの絶縁破壊電圧が変化し、放電が開始されないことがあつて、繰返し放電を行つてゐる間に放電ミスが起つていた。

ハ. 目 的

本発明は従来例の上述した問題点を解消し、主コンデンサの充電電圧が電源電圧に規制されることなく決められ、放電エネルギーの選択範囲が広

じような構成の回路が上下に二つ並んで、互に並列に共通の直流水源DCに接続されているが、上の回路が主放電ギャップG1で主放電を行わせる回路であり、下の回路はトリガ用放電ギャップG2に放電を行わせる回路である。スイッチングトランジスタS1及びS2はゲートA1, A2を介してパルス発生器Pから送られて來るパルス信号によつて間欠的に導通せしめられる。Qは制御回路でゲートA1, A2の開閉を司つてゐる。

当初ゲートA2は閉じA1が開いていて、トランジスタS1のベースにパルス発生器Pからのパルス信号が印加されてS1がオンオフしている。第3図aがパルス発生器Pの出力を示し、同出力がハイレベルである間S1が導通している。S1の導通期間中トランジストTR1の一次側には直流水源DCによつて一定電圧が印加されているので、TR1の一次側には第3図bで区間Tに示すよう次第に増加する電流が流れトランジストのコアに磁気的エネルギーが蓄積されて行く。第3図cはトランジストTR1の二次側出力電圧を示し、S1の

く、また毎回の火花放電を確実に起させるようにすることを目的とする。

ニ. 構 成

本発明火花放電回路は、トランジストに適宜時間直流水源電圧を印加し経時的に増加して行く電流を一次側巻線に流して磁気的エネルギーを蓄積し、トランジストと直流水源との間を遮断することによつて二次側巻線に発生する誘導電流によつて上記磁気的エネルギーを火花放電エネルギーを蓄える主コンデンサに移しかえて該コンデンサを充電すると云う動作を任意回数繰返すことによつて、主コンデンサの充電エネルギーを段階的に増加させて行くと共に、出力電圧が経時的に上昇して行く回路によつてトリガ電圧を発生させ、火花放電が開始されるまでトリガ電圧を高めて行くようにした点に特徴を有する。

ホ. 実 施 例

第2図は本発明の一実施例を示す。G1は分析用主放電ギャップであり、G2はトリガ用放電ギャップである。トランジストTR1, TR2を含む同

導通期間中は一定電圧であるが、S1がオフになると反対極性の高電圧が誘起される。トランジストTR1の二次巻線はダイオードd1と火花放電用主コンデンサC1とで直列回路を構成しており、ダイオードd1はトランジスタS1の導通期間におけるトランジストTR1の二次側の出力電圧に対して逆方向となつてゐる。従つてS1がオフになるとTR1の二次側に誘起される誘導電流によつてコンデンサC1が充電される。このような過程によつてトランジストTR1のコアに蓄えられた磁気的エネルギーが主コンデンサC1に移し変えられ、C1に静電エネルギーとして蓄えられる。このときのコンデンサC1の充電電圧VはコンデンサC1の容量により、この容量をC、磁気的エネルギーをBとすると、 $V = \sqrt{2B/C}$ であり、直流水源DCの出力電圧による制限なしに電圧Vが決まる。

上述した動作はゲートA1が開いている間、トランジスタS1がオンオフを行ひ度に繰返され、コンデンサC1の充電電荷は段階的に増加し、充電電圧が高まつて行く。この充電電圧はトランジ

直流電源 D C の出力電圧で定まり、スイッチング素子 S はこの直流電源の出力電圧に耐え得る必要があり、スイッチング素子の耐圧の関係で、主コンデンサの最高充電電圧は余り高くできなかつた。火花放電のエネルギーはコンデンサ C の充電エネルギーであり、これはコンデンサの充電電圧の 2 乗に比例するが、主コンデンサの最高電圧が直流電源 D C の出力電圧までに規制されるので、火花放電エネルギーの選択範囲も余り広くできず、分析対象に最適の分析条件を選ぶことが困難であつた。また従来は一定電圧の一回のトリガーパルスによつて火花放電を開始させていたので、放電ギャップの状態の変化によつて放電ギャップの絶縁破壊電圧が変化し、放電が開始されないことがあつて、繰返し放電を行つてゐる間に放電ミスが起つていた。

ハ. 目 的

本発明は従来例の上述した問題点を解消し、主コンデンサの充電電圧が電源電圧に規制されるとなく決められ、放電エネルギーの選択範囲が広

じような構成の回路が上下に二つ並んで、互に並列に共通の直流電源 D C に接続されているが、上の回路が主放電ギャップ G 1 で主放電を行わせる回路であり、下の回路はトリガ用放電ギャップ G 2 に放電を行わせる回路である。スイッチングトランジスタ S 1 及び S 2 はゲート A 1, A 2 を介してパルス発生器 P から送られて来るパルス信号によつて間欠的に導通せしめられる。S は制御回路でゲート A 1, A 2 の開閉を司つている。

当初ゲート A 2 は閉じ A 1 が開いていて、トランジスタ S 1 のベースにパルス発生器 P からのパルス信号が印加されて S 1 がオンオフしている。第3図 a がパルス発生器 P の出力を示し、同出力がハイレベルである間 S 1 が導通している。S 1 の導通期間中トランス T r 1 の一次側には直流電源 D C によつて一定電圧が印加されているので、T r 1 の一次側には第3図 b で区間 T に示すような次第に増加する電流が流れトランスのコアに磁気的エネルギーが蓄積されて行く。第3図 c はトランス T r 1 の二次側出力電圧を示し、S 1 の

く、また毎回の火花放電を確実に起させるようにすることを目的とする。

二. 構 成

本発明火花放電回路は、トランスに適宜時間直流電源電圧を印加し経時に増加して行く電流を一次側巻線に流して磁気的エネルギーを蓄積し、トランスと直列電源との間を遮断することによつて二次巻線に発生する誘導電流によつて上記磁気的エネルギーを火花放電エネルギーを蓄える主コンデンサに移しかえて該コンデンサを充電すると云う動作を任意回数繰返すことによつて、主コンデンサの充電エネルギーを段階的に増加させて行くと共に、出力電圧が経時に上昇して行く回路によつてトリガ電圧を発生させ、火花放電が開始されるまでトリガ電圧を高めて行くようにした点に特徴を有する。

ホ. 実 施 例

第2図は本発明の一実施例を示す。G 1 は分析用主放電ギャップであり、G 2 はトリガ用放電ギャップである。トランス T r 1, T r 2 を含む同

導通期間中は一定電圧であるが、S 1 がオフになると反対極性の高電圧が誘起される。トランス T r 1 の二次巻線はダイオード d 1 と火花放電用主コンデンサ C 1 とで直列回路を構成しており、ダイオード d 1 はトランジスタ S 1 の導通期間におけるトランス T r 1 の二次側の出力電圧に対しても逆方向となつてゐる。従つて S 1 がオフになると T r 1 の二次側に誘起される誘導電流によつてコンデンサ C 1 が充電される。このような過程によつてトランス T r 1 のコアに蓄えられた磁気的エネルギーが主コンデンサ C 1 に移し変えられ、C 1 に静電エネルギーとして蓄えられる。このときのコンデンサ C 1 の充電電圧 V はコンデンサ C 1 の容量により、この容量を C、磁気的エネルギーを B とすると、 $V = \sqrt{2B/C}$ であり、直流電源 D C の出力電圧による制限なしに電圧 V が決まる。

上述した動作はゲート A 1 が開いている間、トランジスタ S 1 がオンオフを行ひ度に繰返され、コンデンサ C 1 の充電電荷は段階的に増加し、充電電圧が高まつて行く。この充電電圧はトランジ

特開昭60-114746(3)

スタート S_1 のオンオフの繰返し数に略比例しており、この繰返し回数を設定しておくことによつて色々に選択できる。制御回路 Q はゲート A_1 を通して送られたパルス数を計数していく、所定回数に達したらゲート A_1 を閉じ A_2 を開く。そうすると今度はトランジスタ S_2 がオンオフを繰返し、上述した所と同様にしてトランス $T_r 2$ の一次側電流がオンオフされる。 S_2 オフの際トランス $T_r 2$ の二次側にダイオード D_2 の順方向電圧が誘起されてコンデンサ C_2 が充電され、この動作が繰返されてコンデンサ C_2 の充電電圧が高まる。 C_2 の容量は C_1 より小さく、比較的短時間で C_1 の充電電圧より高電圧に充電され放電ギャップ G_2 間に火花放電を起させる。そうすると火花放電の電流が主ギャップ G_1 を流れようとして同ギャップの絶縁を破るので、主コンデンサ C_1 の充電電荷が G_1 を通して放電されて主火花放電が起る。この火花放電の電流が抵抗 R の両端間電圧によつて制御回路 Q に検知されると、制御回路 Q はゲート A_2 を閉じ、主火花放電が終つた後 A_1 を開い

て上述した動作を再び開始させる。このようにして火花放電が繰返される。なおトリガ回路側の高圧発生回路としてはコックロフト回路を用いてもよい。

へ 効 果

この回路の特徴は主コンデンサ C_1 の充電を一度に行わず、少しづつ何回にも分けて行うことによつてトランス $T_r 1$ の励磁電流の値を小さく抑えた所にある。このためトランス $T_r 1$ が小形にできる利点がある。トランス $T_r 2$ も同様である。もう一つの特徴は、トリガ回路のコンデンサ C_2 の充電は放電が始まる電圧に達するまで続けられるので、電圧不足による放電ミスが起らない点にある。従来のように一回だけの充電で高圧を得る方法では放電ギャップの状態変化による絶縁破壊電圧の変動によつて放電ミスが起つていたが本発明ではこのようなことは起らない。また本発明によれば、トランスの一次側の励磁電流によつてコアに蓄えられた磁気的エネルギーをコンデンサに静電エネルギーとして移しかえる動作を繰返して

コンデンサを充電していくので、主コンデンサの充電電圧は電源電圧に規制されず広い範囲で選択可能となり試料に応じた最適放電条件の選択が可能となつて分析精度の向上が得られる。

4. 図面の簡単な説明

第1図は従来例の回路図、第2図は本発明の一実施例の回路図、第3図は同実施例の動作を説明する波形図である。

D.C…直流電源、 C 、 G_1 、 G_2 …火花放電ギャップ、 C_1 …火花放電用エネルギーを蓄える主コンデンサ。

代理人弁理士 縣 浩 介

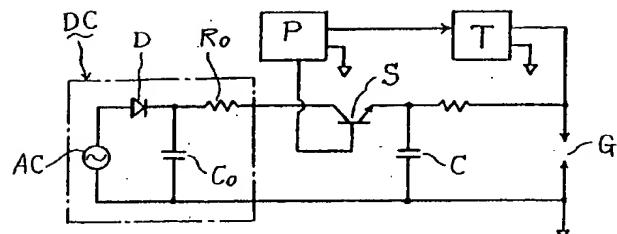


図1図

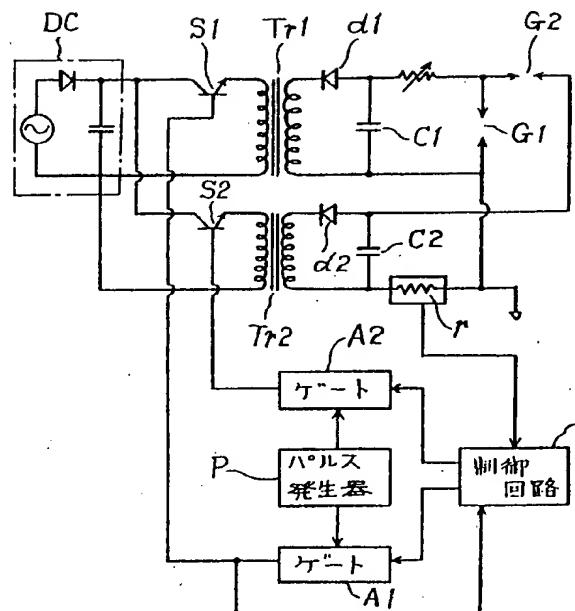


図2図

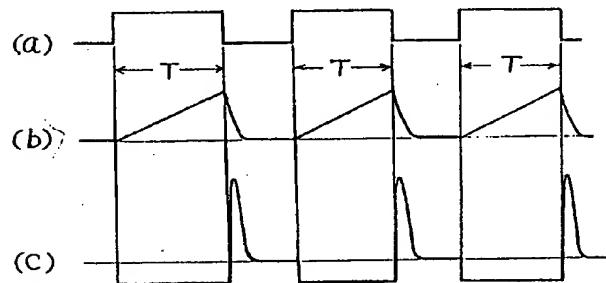


図3図